

Politechnika Warszawska
Wydział Elektroniki i Technik Informatycznych

Warszawa, 4 października 2016 r.

D z i e k a n a t

Uprzejmie informuję, że na Wydziale Elektroniki i Technik Informatycznych Politechniki Warszawskiej odbędzie się w dniu 18 października 2016 r. publiczna obrona rozprawy doktorskiej

mgr inż. Krzysztofa Siwca

temat: “Niskoszumna architektura układu ułamkowej syntezy częstotliwości wykorzystująca linie opóźniające dla submikrometrowych i nanometrowych technologii CMOS”

promotor – dr hab. inż. Witold Pleskacz, prof. Politechniki Warszawskiej

recenzenci:

prof. dr hab. inż. Paweł Gryboś z Akademii Górniczo-Hutniczej

dr hab. inż. Adam Abramowicz, prof. Politechniki Warszawskiej

Obrona odbędzie się w dniu 18 października 2016 r. w sali 116 na Wydziale Elektroniki i Technik Informatycznych – Gmach im. Janusza Groszkowskiego, Warszawa, ul. Nowowiejska 15/19; początek godz. 11.00.

Po adresem: www.elka.pw.edu.pl/Wydzial/Rada-Wydzialu/Harmonogram-obron-doktorskich-streszczenia-i-recenzje zapewniony jest na stronie Wydziału dostęp do tekstów streszczenia rozprawy i recenzji, jak również do tekstu rozprawy umieszczonej w Bazie Wiedzy Politechniki Warszawskiej.

Dziekan



prof. dr hab. inż. Krzysztof Zaremba

mgr inż. Krzysztofa Siwca

temat: "Niskoszumna architektura układu ułamkowej syntezy częstotliwości wykorzystująca linie opóźniające dla submikrometrowych i nanometrowych technologii CMOS"

promotor – dr hab. inż. Witold Pleskacz, prof. Politechniki Warszawskiej

STRESZCZENIE

Niniejsza praca przedstawia wyniki badań nad metodami ułamkowej syntezy częstotliwości w submikrometrowych i nanometrowych technologiach CMOS. W efekcie przeprowadzonych prac opracowana została nowa architektura ułamkowego syntezerza częstotliwości wykorzystująca zasadę działania pętli synchronizacji fazowej. Proponowane rozwiązanie dedykowane jest dla układów komunikacji bezprzewodowej, w których wymagany jest niski poziom szumów fazowych przy jednoczesnym zachowaniu niskiego poziomu poboru prądu.

W pracy przeprowadzono szczegółową analizę wpływu parametrów układu syntezerza na szumy fazowe sygnału wyjściowego. Do badań wykorzystano nowy, autorski czasowo-fazowy model układu pętli synchronizacji fazowej. Model ten pozwolił na znaczące skrócenie czasu symulacji w porównaniu z modelem czasowym, przy zachowaniu dokładności uzyskiwanych wyników. Narzędzie to może stanowić znaczące wsparcie zarówno na etapie projektowania, jak i weryfikacji układu syntezerza częstotliwości. Na podstawie analiz sformułowano wnioski i wskazówki dla projektantów układów ułamkowej syntezy częstotliwości.

Opracowana architektura układu ułamkowej syntezy częstotliwości została zaprojektowana i wyprodukowana w postaci specjalizowanego układu scalonego w technologii krzemowej CMOS o wymiarze charakterystycznym 130 nm. Układ po wyprodukowaniu został scharakteryzowany, a wyniki pomiarów pozwoliły na weryfikację zaproponowanej metody ułamkowej syntezy częstotliwości. Przeprowadzony eksperyment potwierdził przewidywania dotyczące szumów fazowych układu, a co za tym idzie praktyczne zastosowanie proponowanej architektury.

Prof. dr hab. inż. Paweł Gryboś
Katedra Metrologii i Elektroniki
Wydział Elektrotechniki, Automatyki, Informatyki
i Inżynierii Biomedycznej
Akademia Górniczo-Hutnicza w Krakowie

Kraków, dn. 21.07.2016

**RECENZJA ROZPRAWY DOKTORSKIEJ DLA RADY WYDZIAŁU
ELEKTRONIKI I TECHNIK INFORMATYCZNYCH
POLITECHNIKI WARSZAWSKIEJ**

Tytuł rozprawy: **„Niskoszumna architektura układu ułamkowej syntezy częstotliwości wykorzystująca linie opóźniające dla submikrometrowych i nanometrowych technologii CMOS”.**

Autor rozprawy: **mgr inż. Krzysztof SIWIEC**
Promotor: **prof. nzw. dr hab inż. Witold PLESKACZ**

1. Jakie zagadnienie naukowe jest rozpatrzone w pracy (teza rozprawy) i czy zostało ono dostatecznie jasno sformułowane przez Autora? Jaki charakter ma rozprawa (teoretyczny, doświadczalny, inny)?

Przedstawiona rozprawa doktorska dotyczy układów do syntezy częstotliwości, które są jednym z podstawowych bloków współczesnych systemów elektronicznych zwłaszcza w erze rozwoju popularności urządzeń mobilnych, sieci czujnikowych czy tzw. internetu rzeczy IoT. Układy do syntezy częstotliwości są szeroko wykorzystywane przy generacji sygnałów zegarowych, odzyskiwaniu sygnału zegarowego ze strumienia danych, w generatorach lokalnych czy przy modulacji/demodulacji fazy i częstotliwości. W ostatnim okresie znacznie wzrosło znaczenie układów komunikacji bezprzewodowej z niskim poborem mocy, przy czym nie mniej istotnym jest zapewnienie w tych układach niskiej stopy błędów transmisji co wiąże się z wymaganiem niskiego poziomu szumów układów odbiorczych i nadawczych. Większość istniejących rozwiązań układów ułamkowej syntezy częstotliwości o niskim poziomie szumów, charakteryzuje się stosunkowo dużym poborem mocy. Dlatego Autor rozprawy doktorskiej postanowił się zmierzyć z tym problemem formułując w rozdziale pierwszym tezę, która brzmi: **Istnieje architektura układu ułamkowej syntezy częstotliwości wykorzystująca linie opóźniające, charakteryzująca się niskim poziomem szumów fazowych i niskim poborem mocy, możliwa do realizacji w submikrometrowych i nanometrowych technologiach CMOS.**

Rozprawa mgr inż. Krzysztofa Siwca obejmuje zarówno badania symulacyjne, obliczenia matematyczne oraz implementacje i pomiary zaproponowanej struktury w formie układu scalonego. Praca doktorska zawiera osiem rozdziałów i spis literatury. Motywację podjęcia określonego kierunku badań w zakresie niskoszumnych ułamkowych syntezerów częstotliwości Autor przywołuje już we wprowadzeniu, gdzie słusznie zauważa, że brakuje ułamkowych

syntezatorów częstotliwości charakteryzujących się zarówno niskim poziomem szumów fazowych i niskim poborem mocy. Aby udowodnić postawioną tezę, doktorant kreśli cel i kolejne etapy pracy obejmujące:

- zaproponowanie nowej architektury układu ułamkowej syntezy częstotliwości charakteryzującej się niskim poziomem szumów fazowych i niskim poborem mocy,
- opracowanie narzędzi analitycznych oraz modeli behawioralnych, które pozwolą na szybkie określenie parametrów poszczególnych bloków na podstawie specyfikacji, a także na weryfikację i doprecyzowanie parametrów poszczególnych bloków za pomocą symulacji modeli behawioralnych,
- implementację opracowanego układu ułamkowej syntezy częstotliwości w technologii CMOS 130 nm i jego pomiary.

Rozdział 2, 3 i 4 wprowadzają czytelnika w zagadnienia niezbędne do zrozumienia wyników badań omawianych w rozprawie i dotyczą odpowiednio:

- układów syntezy częstotliwości i ich podstawowych parametrów, ze skrótowym omówieniem syntezy bezpośredniej i pośredniej,
- syntezy częstotliwości w układach radiowych (zwłaszcza odbiornikach), ze zwróceniem uwagi na analizy szumowe w układzie przemiany częstotliwości,
- układów pętli synchronizacji fazowej z uwzględnieniem ich architektur, sposobu modelowania i szumów poszczególnych jej elementów składowych.

Dokonania autorskie Doktoranta prezentują rozdziały od 5 do 7, w których prezentuje On kolejno:

- nową architekturę układu ułamkowej syntezy częstotliwości, polegającą na wprowadzeniu dwóch linii opóźniających w torze sygnału referencyjnego i w torze sygnału sprzężenia zwrotnego wraz z odpowiednim sterowaniem (przedstawiono niezbędne obliczenia dla zaproponowanej architektury oraz zaprezentowano model czasowy układu syntezer),
- nową metodę kalibracji linii opóźniających wraz z analizą układu ułamkowego syntezer częstotliwości za pomocą zaproponowanego modelu czasowo-fazowego. Przeprowadzone krok po kroku analizy pokazują dobór odpowiednich parametrów syntezer i działania prowadzące efektywnie do minimalizacji szumów na wyjściu układu,
- projekt ułamkowego syntezer częstotliwości dla układu odbiorczego sygnałów z systemów GPS/Gallileo w pasmie E1/L1 oraz wyniki pomiarowe wraz z ich interpretacją.

Całość rozprawy doktorskiej spina rozdział 8 zawierający podsumowanie najistotniejszych rezultatów przeprowadzonych badań, ze zwróceniem uwagi na dokonania Autora.

2. Czy w rozprawie przeprowadzono w sposób właściwy analizę źródeł /w tym literatury światowej, stanu wiedzy i zagadnień w przemyśle/ świadczącej o dostatecznej wiedzy autora. Czy wnioski z przeglądu źródeł sformułowano w sposób jasny i przekonujący?

Autor odwołuje się w pracy do około 54 starannie dobranych pozycji literaturowych, przy czym ponad 75% stanowią prace opublikowane po roku 2000, co świadczy o aktualności i intensywnym rozwoju zagadnień podjętych w rozprawie. Rozprawa zawiera właściwą analizę stanu wiedzy i źródeł literaturowych dot. syntezerów częstotliwości i ich parametrów. Wnioski z przeglądu literatury są przejrzyste, przekonujące, a co istotne Autor potrafi wskazać na ograniczenia czy słabe strony istniejących rozwiązań. Wśród cytowanych prac znajduje się 10 pozycji autorskich lub współautorskich z udziałem Doktoranta, w tym m.in. 3 z

międzynarodowej konferencji IEEE International Symposium on Design and Diagnostic of Electronics Circuits and Systems oraz jedno zgłoszenie patentowe do UPRP: *K. Siwiec, W. Pleskacz, „Niskoszumny układ ułamkowej syntezy częstotliwości”*.

3. Czy Autor rozwiązał postawione zagadnienia, czy użył właściwej do tego metody i czy przyjęte założenia są uzasadnione?

Założony cel rozprawy doktorskiej został osiągnięty poprzez właściwe dobranie architektury układu, wykonanie szeregu symulacji uwzględniających niedoskonałości technologii CMOS, zaprojektowanie planu masek układu scalonego, a następnie weryfikację eksperymentalną wykonanych prototypów układu scalonego. Wnioski płynące z testów przedstawiono w rozdziale 7.8. Są one bardzo cenne, bo Autor zwraca uwagę na rozbieżności pomiędzy wynikami symulacyjnymi a pomiarami, w sposób przekonujący pokazuje ich źródło (jak to ma miejsce w przypadku np. szumów $1/f$), zwraca uwagę na problemy przesłuchów, identyfikując ich źródło w konkretnych ścieżkach w planie masek układu scalonego.

4. Na czym polega oryginalność rozprawy, co stanowi samodzielny i oryginalny dorobek autora, jaka jest pozycja rozprawy w stosunku do stanu wiedzy czy poziomu techniki reprezentowanych przez literaturę światową?

Należy powiedzieć, że praca doktorska mgr inż. Krzysztofa Siwca stanowi domkniętą całość, z perspektywami dalszego rozwoju na przyszłość. Każde z podejmowanych przez niego zadań było zadaniem trudnym, biorąc pod uwagę czynniki składowe, które należało uwzględnić na etapie symulacji (np. szumy, niedoskonałości technologii, kalibrację linii opóźniających, efektywność prowadzonych symulacji, itp.) czy późniejszej weryfikacji eksperymentalnej. Dobrze przemyślane koncepcyjnie i staranne wykonanie wszystkich tych zadań badawczych pozwoliło w efekcie otrzymać scalony układ ułamkowej syntezy częstotliwości w technologii submikronowej spełniający założone parametry i potwierdzający założoną tezę rozprawy. Do samodzielnego i oryginalnego dorobku Autora należy zaliczyć:

- opracowanie nowej architektury układu ułamkowej syntezy częstotliwości, polegającej na wprowadzeniu dwóch linii opóźniających w torze sygnału referencyjnego i w torze sygnału sprzężenia zwrotnego wraz z odpowiednim sterowaniem. Zadaniem wprowadzonych bloków jest wygenerowanie na wejściu detektora fazy liniowo narastającego (lub opadającego) błędu fazy, co w rozpatrywanym układzie jest równoważne z przesunięciem częstotliwości sygnału referencyjnego w górę (lub w dół) i umożliwia realizację ułamkowych współczynników powielania. Krok strojenia jest odwrotnie proporcjonalny do liczby elementów opóźniających k tworzących linie opóźniające w torach sygnału referencyjnego i sygnału sprzężenia zwrotnego. Nowa metoda zaproponowana w pracy doktorskiej umożliwia stosunkowo łatwe rozszerzenie istniejących projektów pętli PLL typu integer-N, przy zachowaniu niskiego poziomu szumów fazowych i niskiego poboru mocy. Należy dodać, że istniejące dotychczas rozwiązania ułamkowych syntezerów częstotliwości, zmierzające do redukcji szumów, skutkowały zawsze znaczącym poborem mocy, co jest niedopuszczalne w wielu aplikacjach, np. urządzeniach przenośnych czy czujnikach bezprzewodowych.
- zaimplementowanie autorskiej architektury układu ułamkowej syntezy częstotliwości w technologii UMC CMOS 130 nm i jej eksperymentalna weryfikacja (wraz z omówieniem uzyskanych wyników pomiarowych), która potwierdziła znaczącą redukcję szumów fazowych, przy zachowaniu warunku, że

dodane nowe bloki funkcjonalne nie wpływają znacząco na powierzchnię oraz pobór mocy układu,

- opracowanie nowego modelu czasowo-fazowego układu pętli synchronizacji czasowej, który analizuje czas dochodzenia układu do stanu synchronizacji, zachowując efekty związane z operacją próbkowania. Zaproponowany model umożliwi badanie nowych architektur układów PLL zmniejszając o ponad rząd wielkości czas potrzeby na symulacje i zapewniając zgodność z wynikami uzyskiwanymi z modelu czasowego nie gorszą niż 10%,
- zaproponowanie autorskiej metody kalibracji linii opóźniających (do implementacji w postaci cyfrowego układu sterującego), która pozwala na minimalizację niepożądanych efektów związanych z globalnymi rozrzutami produkcyjnymi. Zaproponowana metoda polega na wykorzystaniu korelacji sygnału błędu fazy na wyjściu detektora fazy z sygnałami sterującymi liniami opóźniającymi.

5. Czy autor wykazał umiejętność poprawnego i przekonującego przedstawienia uzyskanych wyników /zwięzłość, jasność, poprawność redakcyjna rozprawy/?

Praca doktorska jest napisana zwięźle i poprawnie, a podział rozdziałów jest logiczny i konsekwentny. Analizy prowadzące do ostatecznych rozwiązań i uzyskane wyniki eksperymentalne przedstawione są przejrzysto i jasno. W pracy zauważono niewiele drobnych błędów gramatycznych czy literówek.

6. Jakie są słabe strony rozprawy i jej główne wady?

W rozprawie nie dostrzegłem istotnych słabych stron i wad. Zawsze można poprawić parametry układu ASIC, ale z mojego doświadczenia wiem, że wymaga to co najmniej 2 lub czasem nawet 3 prototypów układu scalonego (w cyklu projekt – produkcja – testy – identyfikacja eksperymentalna i symulacyjna źródeł słabych punktów, itd.). Mam parę uwag, czy też raczej pytań do doktoranta o charakterze dyskusyjnym, a mianowicie:

- Autor porównał w pracy szumy fazowe układu z modulacją Sigma-Delta z autorskim układem syntezer (rys. 7.50), ale brakuje mi tabeli porównawczej z rozwiązaniami innych autorów,
- w pracy przydałoby się zestawienie poboru mocy i powierzchni zajmowanych przez poszczególne bloki składowe syntezer (informacji tej można się doszukać w rozdziale 7, ale jest ona rozproszona na kilku rysunkach i tabelach)
- czy mierzono dynamikę pętli i zniekształcenia harmoniczne?,
- ile egzemplarzy układu scalonego zostało przetestowanych i jak wyglądał rozrzut uzyskanych wyników?

Na zakończenie tego punktu chciałbym podkreślić, że powyższe uwagi mają charakter dyskusyjny i w najmniejszym stopniu nie wpływają na moją zdecydowaną pozytywną opinię o recenzowanej rozprawie.

7. Jaka jest przydatność rozprawy dla nauk technicznych?

Rozprawa porusza bardzo ważne zagadnienia z zakresu projektowania niskomocowych i niskoszumnych syntezerów częstotliwości, które w okresie zapotrzebowania na różnego rodzaju urządzenia mobilne mają duży potencjał aplikacyjny. Uważam, że zarówno zaproponowana architektura syntezer, jak i podejście do projektowania z wykorzystaniem modelu czasowo-fazowego są istotne dla nauk technicznych. Zaprojektowany przez doktoranta układ ułamkowej syntezy częstotliwości dla układu odbiorczego sygnałów nawigacji satelitarnej systemów

GPS/Galileo w pasmie L1/E1 był realizowany na potrzeby projektu rozwojowego NCBiR nr NR02-0096-10/2011, pt. "Bloki dwusystemowego scalonego odbiornika sygnałów nawigacji satelitarnej GALILEO i GPS w technologii nanometrowej CMOS do dokładnego pozycjonowania obiektów przenośnych". Należy podkreślić, że dokonania doktoranta, stały się również podstawą do zgłoszenia wniosku patentowego w Urzędzie Patentowym RP zatytułowanego: „*Niskoszumny układ ułamkowej syntezy częstotliwości*” P-410584, z dn. 17.12.2014.

8. Do której z następujących kategorii Recenzent zalicza rozprawę?

W konkluzji stwierdzam, że praca mgr inż. Krzysztofa Siwca pod tytułem: „*Niskoszumna architektura układu ułamkowej syntezy częstotliwości wykorzystująca linie opóźniające dla submikrometrowych i nanometrowych technologii CMOS*” jest pracą doktorską, która ze względu na jej wartości poznawcze, osiągnięte parametry układu scalonego oraz jej praktyczną użyteczność, spełnia z nadmiarem wymagania *Ustawy o tytule i stopniach naukowych* stawiane rozprawom doktorskim. **Wnioskuje zatem o jej dopuszczeniu do publicznej obrony.**

Ze względu na nową architekturę syntezy, efektywne podejście do modelowania układu syntezy i w końcu praktyczną, przemyślaną implementację układu ułamkowej syntezy częstotliwości z niskim poziomem szumów i stosunkowo niewielkim poborem mocy, uważam że przedstawiona rozprawa doktorska ma wszelkie znamiona zasługującej na wyróżnienie. W dorobku doktoranta zabrakło mi wprawdzie mocnej publikacji z tzw. listy filadelfijskiej, ale może to być wynikiem złożonego wcześniej wniosku patentowego, zatem **proponuje aby w zależności od przebiegu obrony rozpatrzyć wniosek o wyróżnienie rozprawy.**



tytuł, stopień, imię i nazwisko
dr hab. inż. Adam Abramowicz

data 7.09.2016 r.

miejsce pracy
Politechnika Warszawska
Instytut Systemów Elektronicznych

***KWESTIONARIUSZ- RECENZJA ROZPRAWY DOKTORSKIEJ DLA RADY
WYDZIAŁU ELEKTRONIKI I TECHNIK INFORMACYJNYCH
POLITECHNIKI WARSZAWSKIEJ***

Tytuł rozprawy:

Niskoszumna architektura układu ułamkowej syntezy częstotliwości wykorzystująca linie opóźniające dla submikronowych i nanometrowych technologii CMOS

Autorka rozprawy:

mgr inż. Krzysztof Siwiec

- 1. Jakie zagadnienie naukowe jest rozpatrzone w pracy /teza rozprawy/ i czy zostało ono dostatecznie jasno sformułowane przez autora? Jaki charakter ma rozprawa (teoretyczny, doświadczalny, inny)?**

Rozprawa dotyczy realizacji niskoszumnych układów ułamkowej syntezy częstotliwości w technologii układów scalonych CMOS. Teza rozprawy została sformułowana jasno i obejmuje zarówno aspekt nowej architektury układów syntezy ułamkowej wykorzystującej linie opóźniające, jak też celów pracy w postaci niskiego poziomu szumów fazowych oraz niskiego poboru mocy. Praca ma charakter teoretyczno-doświadczalny. Rezultaty teoretycznych rozważań i projekty zaproponowanych nowych rozwiązań architektury układów zostały potwierdzone praktyczną realizacją układów scalonych i pomiarami ich parametrów.

- 2. Czy w rozprawie przeprowadzono w sposób właściwy analizę źródeł /w tym literatury światowej, stanu wiedzy i zastosowań w przemyśle/ świadczącej o dostatecznej wiedzy autora. Czy wnioski z przeglądu źródeł sformułowano w sposób jasny i przekonujący?**

Lista odwołań bibliograficznych obejmuje 54 pozycje. Prace zostały świadomie i logicznie dobrane. Autor dokonał analizy stanu wiedzy w rozdziałach drugim, trzecim i czwartym. Przegląd literatury został zrobiony w skondensowanej postaci. Natomiast w licznych miejscach pracy mają miejsce odwołania do specyficznych aspektów cytowanych publikacji. Odwołania dotyczą prac opisujących realizację układów syntezy w postaci układów scalonych CMOS. W większości są to prace powstałe na przestrzeni ostatnich kilkunastu lat. Wnioski z prac poprzedników zostały właściwie spożytkowane. Autor ma wystarczającą wiedzę i orientację w literaturze dotyczącej rozprawy, jak też w praktycznych realizacjach układów scalonych w technologii CMOS. W spisie publikacji znajdują się również prace autora (2 artykuły, 6 referatów konferencyjnych, zgłoszenie patentowe oraz praca magisterska) bezpośrednio związane z przedmiotem rozprawy.

3. Czy autor rozwiązał postawione zagadnienie, czy użył właściwej do tego metody i czy przyjęte założenia są uzasadnione?

Autor zaproponował nową architekturę układu ułamkowej syntezy częstotliwości. Dokonał analizy matematycznej zaproponowanego układu. Wykonał projekt układu scalonego w Cadence i przeprowadził rozległe analizy numeryczne. Po czym zweryfikował doświadczalnie wyprodukowany układ scalony. Wyniki pomiarów potwierdziły walory zaproponowanej nowej architektury układu ułamkowej syntezy częstotliwości. W rezultacie powstała kompletna praca, w której przedstawiona teoria została potwierdzona doświadczalnie. Autor skutecznie zrealizował cel pracy. Uzyskane rezultaty potwierdziły tezę pracy i przyjętą metodę postępowania.

4. Na czym polega oryginalność rozprawy, co stanowi samodzielny i oryginalny dorobek autora, jaka jest pozycja rozprawy w stosunku do stanu wiedzy i poziomu techniki reprezentowanych przez literaturę światową.

Autor zaproponował nową architekturę układu ułamkowej syntezy częstotliwości bazującą na pętli synchronizacji fazowej z dwiema liniami opóźniającymi w torze sygnału referencyjnego i torze sygnału sprzężenia zwrotnego. Nowa architektura jest przedmiotem zgłoszenia patentowego. Konieczność znajomości opóźnienia linii opóźniających wymagała opracowania metody kalibracji opóźnienia przedstawionej w rozdziale 6. Zaproponowana nowa architektura była analizowana matematycznie w szczególności autor stosował nowy model czasowo-fazowy układu pętli synchronizacji czasowej, który ma może znaczenie dla analizy wszystkich układów pętli synchronizacji fazowej. Autor zaprojektował układ scalony w oparciu o nową architekturę i doświadczalnie zbadał zrealizowany układ scalony. Wykonany układ spełnia wymagania układu ułamkowej syntezy częstotliwości odbiornika sygnałów nawigacji satelitarnej GPS/Galileo. Rezultaty pomiarowe potwierdzają zalety nowej architektury w szczególności niższy niż w przypadku klasycznych układów PLL typu *Fractional-N* poziom szumów fazowych przy małym poborze prądu przez układ. Praca wnosi istotny postęp w stosunku do istniejącego stanu wiedzy i poziomu techniki.

5. Czy autor wykazał umiejętność poprawnego i przekonującego przedstawienia uzyskanych przez siebie wyników /zwięzłość, jasność, poprawność redakcyjna rozprawy/?

Rozprawa ma 163 strony objętości podzielonej na 8 rozdziałów i bibliografię. Rozprawa jest napisana bardzo dobrze. Wywód autora jest kompletny, logiczny i szczegółowy. Przedstawiane wyniki są jasne i jednoznacznie opisane. Rysunki i wykresy są czytelne. Kolejność prezentacji poszczególnych zagadnień jest prawidłowa. Występują nieliczne niedostatki redakcyjne, literówki, brakujące wyrazy.

6. Jakie są słabe strony rozprawy i jej główne wady?

Pracy można zarzucić jedynie błędy edycyjne: literówki, brak znaków równości w kilkulinijkowych wyprowadzeniach wzorów (np. 5.22, 6.13). Rozdział szósty mógłby mieć inny tytuł bardziej oddający zawartość.

7. Jaka jest przydatność rozprawy dla nauk technicznych?

Układy syntezy częstotliwości stanowią istotny i powszechny element składowy współczesnych systemów elektronicznych. Układy syntezy ułamkowej są bardziej uniwersalne i jako takie stanowią przedmiot zainteresowania licznych badaczy oraz projektantów. Realizacja układów w postaci scalonej jest naturalnym trendem w świecie rozwiniętych technik łączności bezprzewodowej, urządzeń mobilnych, czujników itp. Praca mieści się w szerokim (na świecie) nurcie prac, które łączą aspekty naukowe i techniczne, poznawcze i praktyczne, dlatego jest istotna dla nauk technicznych.

8. Do której z wymienionych kategorii Recenzent zalicza rozprawę:

a/ nie spełniająca wymagań stawianych rozprawom doktorskim przez obowiązujące przepisy

b/ wymagająca wprowadzenia poprawek i ponownego recenzowania

c/ spełniająca wymagania

d/ spełniająca wymagania z wyraźnym nadmiarem

e/ wybitnie dobra, zasługująca na wyróżnienie

Powyższe pytania mają charakter pomocniczy. Wskazane jest takie formułowanie treści recenzji, by można ją było odczytywać bez przeczytania pytań.



Podpis